

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of :
Doo-Whan CHOI :
Serial No.: [NEW] : Attn: Applications Branch
Filed: July 24, 2003 : Attorney Docket No.: SEC.1062
For: METHOD FOR REMOVING PHOTORESIST

CLAIM OF PRIORITY

Mail Stop Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant, in the above-identified application, hereby claims the priority date
under the International Convention of the following Korean application:

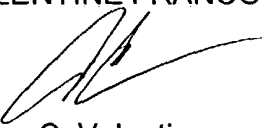
Appln. No. 2002-0054739 filed September 10, 2002

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC


Adam C. Volentine
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150
Reston, Virginia 20191
Tel. (703) 715-0870
Fax. (703) 715-0877

Date: July 24, 2003



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0054739
Application Number

출원년월일 : 2002년 09월 10일
Date of Application SEP 10, 2002

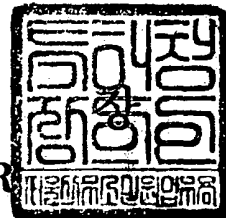
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 04 월 14 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.09.10
【발명의 명칭】	포토레지스트 제거방법
【발명의 영문명칭】	Photoresist removal method
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-054081-9
【발명자】	
【성명의 국문표기】	최두환
【성명의 영문표기】	CHOI, DOO WHAN
【주민등록번호】	740924-1261114
【우편번호】	403-102
【주소】	인천광역시 부평구 부개2동 대동아파트 2동 1404호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박상수 (인)
【수수료】	
【기본출원료】	14 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	2 항 173,000 원
【합계】	202,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 포토레지스트를 제거하는 애싱공정이 진행되는 프로세스 챔버 내에서 웨이퍼를 웨이퍼가 안착되는 웨이퍼 스테이지의 상측으로 소정거리만큼 상승시킨 다음 애싱공정을 진행함으로써 웨이퍼 상면 뿐만 아니라 웨이퍼의 사이드면과 웨이퍼의 백면까지도 원활하게 애싱되도록 한 포토레지스트 제거방법에 관한 것으로, 이상과 같은 본 발명 포토레지스트 제거방법에 의하면 웨이퍼의 상면과 사이드면 및 백면의 애싱을 별도로 수행하지 않고, 웨이퍼가 웨이퍼 스테이지에 로딩된 후 약 210℃~230℃ 정도의 일정온도에 도달하면, 이 웨이퍼를 웨이퍼 안착핀을 이용하여 웨이퍼 스테이지에서 약 9mm~11mm 정도로 이격시킨 후 플라즈마 애싱공정을 진행하기 때문에 포토레지스트를 제거하는 플라즈마가 웨이퍼의 상면과 사이드면 및 웨이퍼의 백면에까지도 바로 진입하게 되어 웨이퍼의 상면과 사이드면 및 백면에 위치한 제반 포토레지스트는 별도의 시간지연없이 모두 제거되어진다.

【대표도】

도 1

【색인어】

포토레지스트, 제거

【명세서】

【발명의 명칭】

포토레지스트 제거방법(Photoresist removal method)

【도면의 간단한 설명】

도 1은 본 발명에 따른 애싱설비의 일예를 도시한 개념도.

도 2는 본 발명에 따른 포토레지스트 제거방법의 일실시예를 도시한 블록도.

<도면의 주요부분에 대한 부호의 설명>

150 : 프로세스 챔버	151 : 진공배기모듈
152 : 가스공급모듈	153 : 가스분배 플레이트
154 : 자기전원모듈	156 : 웨이퍼 스테이지
157 : 히터	158 : 웨이퍼 안착핀

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<8> 본 발명은 포토레지스트 제거방법에 관한 것으로, 보다 상세하게는 포토레지스트(Photoresist)를 제거(이하, '애싱'이라함)하는 공정이 진행되는 프로세스 챔버(Process chamber) 내에서 웨이퍼(Wafer)를 웨이퍼가 안착되는 웨이퍼 스테이지(Wafer stage)의 상측으로 소정거리만큼 상승시킨 다음 애싱공정을 진행함으로써 웨이퍼 상면 뿐만 아니

라 웨이퍼의 사이드(Side)면과 웨이퍼의 백(Back)면까지도 원활하게 애싱되도록 한 포토레지스트 제거방법에 관한 것이다.

<9> 일반적으로 순수 실리콘 웨이퍼(Silicon wafer)는 사진공정, 식각공정, 애싱공정, 이온확산공정, 박막증착공정 등 제반 단위공정들을 반복적으로 수행함으로써 반도체 장치인 칩(Chip)으로 제조된다.

<10> 여기에서, 사진공정은 반도체 장치를 제조하기 위한 필수적인 공정 중 하나로, 광화학적 반응물질인 포토레지스트를 웨이퍼의 상면에 도포하는 포토레지스트 도포단계와, 이렇게 하여 도포된 포토레지스트의 상측에 만들고자 하는 회로패턴(Pattern)이 새겨진 레티클(Reticle)을 위치시킨 다음 소정 파장을 갖는 빛을 조사하여 레티클에 새겨진 회로패턴을 웨이퍼 상면의 포토레지스트에 전사하는 노광단계 및 노광된 웨이퍼 상면의 포토레지스트를 현상하여 포토레지스트상에 회로패턴을 형성하는 현상단계를 포함하여 구성된다.

<11> 그리고, 이러한 사진공정 이후에는 웨이퍼 상면에 형성된 포토레지스트 패턴을 마스크(Mask)로 하여 포토레지스트 패턴이 있는 부분을 제외한 나머지 부분 등을 식각하는 식각공정이 수행되고, 식각공정 이후에는 웨이퍼 상면에 남아있는 포토레지스트 회로패턴을 모두 제거하는 애싱공정이 수행된다.

<12> 이때, 애싱공정같은 경우 통상 소정 케미컬(Chemical)을 사용하여 포토레지스트를 제거하는 습식애싱과, 플라즈마(Plasma)나 오존(O_3) 같은 소정 애싱가스(Ashing gas)를 사용하여 포토레지스트를 제거하는 건식애싱 등이 있는 바, 최근에는 플라즈마를 이용한 건식애싱이 주로 사용되고 있는 실정이며, 미합중국특허 5,226,056 호 및 미합중국특허 5,228,052 호 등에서 공개된 바 있다.

<13> 이상과 같은 종래 플라즈마를 이용한 애싱설비와 이를 이용한 애싱방법을 구체적으로 설명하면, 종래 애싱설비에는 애싱이 직접 진행되는 프로세스 챔버가 필수적으로 설치되는 바, 이와 같은 프로세스 챔버에는 애싱될 웨이퍼가 최종 안착되는 웨이퍼 스테이지(Wafer stage)와, 이러한 웨이퍼 스테이지의 상측에 설치되며 웨이퍼 스테이지로 로딩>Loading>되는 웨이퍼를 직접 로딩받아 이를 웨이퍼 스테이지로 정확히 안착시켜주는 웨이퍼 안착핀(Pin)과, 이러한 웨이퍼 스테이지의 내부에 내설되며 웨이퍼 안착핀에 의해 안착된 웨이퍼를 애싱에 필요한 소정온도로 히팅>Heating>시켜주는 히터>Heater> 등이 구비된다.

<14> 따라서, 선행공정을 수행한 웨이퍼가 로봇암>Robot arm> 등에 의해 애싱설비의 프로세스 챔버 내부로 이송되면, 웨이퍼 안착핀은 웨이퍼 스테이지에서 소정 높이로 상승되어 이러한 웨이퍼를 로딩받게 되며, 웨이퍼를 로딩받은 후에는 다시 웨이퍼 스테이지로 하강하여 로딩받은 웨이퍼를 웨이퍼 스테이지의 상면에 정확히 안착시키게 된다.

<15> 이후, 웨이퍼가 웨이퍼 스테이지의 상면에 정확히 안착되면, 히터는 이 안착된 웨이퍼를 애싱에 필요한 소정온도로 히팅>Heating>시키게 되며, 히팅이 완료된 이후에는 공정가스와 전원 등이 프로세스 챔버 내부로 공급되어 프로세스 챔버 내부에 플라즈마가 형성되게 된다. 이에 이와 같이 형성된 플라즈마는 웨이퍼 스테이지에 안착된 웨이퍼의 상면과 반응하여 웨이퍼 상면에 형성된 포토레지스트 회로패턴을 모두 제거하는 애싱을 하게 된다.

<16> 그러나, 이상과 같은 종래 애싱방법은 웨이퍼가 웨이퍼 스테이지에 안착된 상태로 애싱공정이 진행되기 때문에 웨이퍼 상면에 형성된 포토레지스트 회로패턴만이 플라즈마에 의해 제거되는 바, 애싱공정 전에 수행되는 사진공정에서의 포토레지스트 도포시 웨

이퍼의 상면 뿐만 아니라 웨이퍼의 사이드면과 웨이퍼의 백면에까지 포토레지스트가 도포되었을 경우 이러한 웨이퍼 사이드면과 웨이퍼 백면의 포토레지스트는 원활하게 제거하지 못하게 된다.

<17> 따라서, 종래에는 이러한 웨이퍼 사이드면과 웨이퍼 백면에 도포된 포토레지스트를 제거하기 위해 웨이퍼 상면에 도포된 상면 포토레지스트의 애싱공정을 진행한 후 별도로 웨이퍼를 웨이퍼 스테이지에서 소정거리 상승시켜 애싱을 진행하는 핀업(Pin-up) 애싱을 진행하게 된다.

<18> 그러나, 이와 같은 별도의 핀업 애싱공정을 수행할 경우 웨이퍼의 사이드면이나 백면에 잔존하는 포토레지스트는 모두 제거할 수는 있지만, 이러한 방법으로 웨이퍼의 각면에 도포된 포토레지스트를 제거할 경우 포토레지스트를 모두 제거하는데 걸리는 시간이 장시간이 소요되므로 생산성 측면에서 보았을 때 생산성이 급격히 저하되게 되는 문제점이 발생된다.

<19> 또한, 이와 같은 시간소요를 단축하기 위해 별도의 핀업 애싱공정을 생략할 경우 웨이퍼의 사이드면이나 백면에 잔존하는 포토레지스트는 약 800℃ 이상의 고온에서 공정이 진행되는 디퓨전(Diffusion) 공정 등의 후속공정을 진행할 경우 공정 진행중에 산화되어 반도체 장치의 이상 디펙(Defect)을 유발하게 되는 문제점이 발생된다.

【발명이 이루고자 하는 기술적 과제】

<20> 따라서, 본 발명은 이와 같은 문제점을 감안한 것으로써, 본 발명의 목적은 웨이퍼에 온도전달이 일정부분 이루어진 후 곧바로 핀업 애싱공정을 수행하여 별도의 시간지연

없이 웨이퍼의 상면과 웨이퍼의 사이드면 및 웨이퍼의 백면까지도 원활하게 애싱되도록 한 포토레지스트 제거방법을 제공함에 있다.

【발명의 구성 및 작용】

<21> 이와 같은 목적을 구현하기 위한 본 발명 포토레지스트 제거방법은 웨이퍼 안착편을 프로세스 챔버의 내부에 마련된 웨이퍼 스테이지에서 상측으로 소정거리 상승시켜 웨이퍼를 로딩받는 웨이퍼 로딩단계와, 웨이퍼 안착편을 하강시켜 웨이퍼를 웨이퍼 스테이지에 안착시키며 프로세스 챔버의 내부를 소정 진공상태로 변경하는 진공배기단계와, 웨이퍼 스테이지에 내설된 히터를 구동하여 웨이퍼 스테이지에 안착된 웨이퍼를 애싱에 적합한 온도인 $210^{\circ}\text{C} \sim 230^{\circ}\text{C}$ 정도로 히팅시키는 웨이퍼 히팅단계와, 히팅된 웨이퍼를 웨이퍼 안착편을 이용하여 웨이퍼 스테이지의 상면에서 상승시켜 소정거리로 이격시키는 웨이퍼 상승단계 및 프로세스 챔버의 내부로 소정 애싱가스와 소정 자기전원을 한꺼번에 공급하여 애싱가스를 플라즈마 상태로 변환하므로 웨이퍼의 상면과 사이드면 및 백면을 모두 애싱하는 웨이퍼 애싱단계를 포함하는 것을 특징으로 한다.

<22> 바람직하게 상기 웨이퍼 상승단계에서의 웨이퍼가 웨이퍼 스테이지의 상면에서 상승되는 소정거리는 $9\text{mm} \sim 11\text{mm}$ 인 것을 특징으로 한다.

<23> 이하, 도 1을 참조하여 본 발명에 따른 애싱설비 및 이를 이용한 애싱방법을 구체적으로 설명하면 다음과 같다.

<24> 먼저, 애싱설비에 대해 설명하면, 본 발명에 따른 애싱설비는 선행공정을 수행한 웨이퍼(80)가 대기하는 웨이퍼 대기챔버(미도시)와, 이러한 웨이퍼 대기챔버의 웨이퍼(80)가 이송되면 이 웨이퍼(80)의 각면에 형성된 포토레지스트를 모두 제거해주는 프로

세스 챔버(150)와, 웨이퍼 대기챔버와 프로세스 챔버(150) 사이에 위치되어 웨이퍼 대기 챔버의 웨이퍼(80)를 프로세스 챔버(150)로 이송해주는 로봇암(미도시)이 설치된 로드락 챔버(load-lock, 미도시) 및 애싱설비를 전반적으로 제어해주는 중앙제어장치(미도시)로 구성된다.

<25> 이때, 프로세스 챔버(150) 내에서는 웨이퍼(80)의 각면에 형성된 포토레지스트를 제거하는 애싱이 이루어지는 바, 본 발명에 따른 애싱설비의 프로세스 챔버(150)를 보다 구체적으로 설명하면 다음과 같다.

<26> 도 1에 도시된 바와 같이 본 발명에 따른 프로세스 챔버(150)에는 웨이퍼 대기챔버의 웨이퍼(80)가 로봇암에 의해 이송될 경우 상하로 이동되면서 이를 직접 로딩받는 다수개의 웨이퍼 안착핀(158)과, 이러한 웨이퍼 안착핀(158)이 상하로 이동될 수 있도록 하측에서 지지해주는 웨이퍼 스테이지(156)와, 웨이퍼 스테이지(156)의 상측에 내설되며 로봇암에 의해 로딩되는 웨이퍼(80)를 히팅시켜주는 히터(157) 및 히팅된 웨이퍼(80)가 애싱될 수 있도록 소정 애싱가스를 균일하게 분배해주는 가스분배 플레이트(Plate, 153)가 구비된다.

<27> 그리고, 이와 같은 프로세스 챔버(150)에는 원활한 애싱공정이 진행될 수 있도록 프로세스 챔버(150)의 내부 압력을 공정진행에 적합한 압력인 적정 진공상태로 유지 및 변경시켜주는 진공배기모듈(151)과, 원활한 애싱에 필요한 소정 애싱가스를 프로세스 챔버(150) 내부의 가스분배 플레이트(153)로 공급해주는 가스공급모듈(152), 및 이와 같이 공급된 소정 애싱가스가 플라즈마 상태(90)로 변환될 수 있도록 적정 주파수의 자기전원을 공급해주는 자기전원모듈(152) 등이 장착된다.

- <28> 이하, 이상과 같이 구성된 본 발명에 따른 애싱설비의 애싱방법을 도 1과 도 2를 참조하여 구체적으로 설명하면 다음과 같다.
- <29> 먼저, 선행공정을 수행한 웨이퍼(80)가 웨이퍼 이송장치(미도시)나 사용자(미도시) 등에 의해 본 발명 애싱설비의 웨이퍼 대기챔버로 이송되면, 로드락 챔버에 설치된 로봇 암은 웨이퍼 대기챔버의 웨이퍼(80)를 프로세스 챔버(150)로 이송하게 된다. 이때, 로봇 암이 웨이퍼 대기챔버의 웨이퍼(80)를 프로세스 챔버(150)로 이송하면, 프로세스 챔버(150) 내의 웨이퍼 스테이지(156)에 설치된 다수의 웨이퍼 안착핀(158)은 웨이퍼 스테이지(156)의 내부에서 상측으로 소정 거리만큼 상승하게 되고, 로봇암은 이 웨이퍼 안착핀(158) 위에 웨이퍼(80)를 로딩하게 된다(S10).
- <30> 이후, 웨이퍼 안착핀(158)에 웨이퍼(80)의 로딩이 완료되면, 웨이퍼 안착핀(158)은 웨이퍼 안착핀(158)에 로딩된 웨이퍼(80)가 웨이퍼 스테이지(156)의 상면에 안착될 때까지 하강하게 되고, 이 하강과 함께 진공배기모듈(151)은 프로세스 챔버(150) 내부의 제반 가스 등을 외부로 배기시켜 프로세스 챔버(150) 내부를 애싱에 필요한 적정 진공압력으로 변경 및 유지시키게 된다(S20). 이때, 웨이퍼 안착핀(158)은 웨이퍼 안착핀(158)에 로딩된 웨이퍼(80)가 웨이퍼 스테이지(156)의 상면으로 원활하게 안착될 수 있도록 그 초기 상승된 위치에서 웨이퍼 스테이지(156)로 하강하되 웨이퍼 안착핀(158)이 웨이퍼 스테이지(156)의 내부로 모두 삽입될 때까지 하강하게 된다.
- <31> 계속해서, 웨이퍼(80)가 웨이퍼 스테이지(156)의 상면에 안착되면, 웨이퍼 스테이지(156)의 상측에 내설된 히터(157)는 이 안착된 웨이퍼(80)를 애싱에 가장 적합한 온도인 약 210℃~230℃ 정도로 히팅시키게 된다(S30).

<32> 이후, 웨이퍼 스테이지의(156) 상면에 안착된 웨이퍼(80)가 약 210℃~230℃ 정도로 히팅되면, 웨이퍼 안착핀(158)은 웨이퍼 스테이지(156)의 내부에서 웨이퍼 스테이지(156)의 상측으로 다시 상승되면서 웨이퍼(80)를 상승시키게 된다. 이에 웨이퍼(80)는 웨이퍼 스테이지(156)의 상면에서 상측방향으로 약 9mm~11mm 정도(도1의 A)로 이격되어 진다(S40). 이때, 프로세스 챔버(150)의 내부압력은 진공상태이고, 웨이퍼 스테이지(156)에 내설된 히터(157)는 계속 발열을 하는 바, 웨이퍼 스테이지(156)에서 웨이퍼가 약 9mm~11mm 정도(A)로 이격되어도 웨이퍼(80)의 온도는 좀처럼 내려가지 않고 약 210℃~230℃ 정도인 원래의 상태가 계속 유지되어진다.

<33> 이후, 웨이퍼(80)의 상승이 완료되어 웨이퍼(80)와 웨이퍼 스테이지(156)의 상면 간에 약 9mm~11mm 정도(A)의 이격이 발생되면, 가스공급모듈(152)은 가스분배 플레이트(153)를 통해 프로세스 챔버(150)의 내부로 애싱가스를 공급하게 되고, 자기전원모듈(154)은 프로세스 챔버(150) 내부로 소정 주파수의 자기전원을 공급하게 된다. 이에, 프로세스 챔버(150)의 내부에는 플라즈마(90)가 형성되며, 이러한 플라즈마(90)는 웨이퍼 안착핀(158)의 위에 위치한 웨이퍼(80)와 반응하여 웨이퍼(80)의 상면과 사이드면 및 백면에 남아있는 잔존 포토레지스트를 완전히 제거하는 애싱을 하게 된다(S50).

<34> 이상과 같이, 본 발명에 따른 애싱방법에 의하면, 웨이퍼(80)의 상면과 사이드면 및 백면의 애싱을 별도로 수행하지 않고, 웨이퍼(80)가 웨이퍼 스테이지(156)에 로딩된 후 애싱에 적합한 온도인 약 210℃~230℃ 정도의 일정온도에 도달하면, 이 웨이퍼(80)를 웨이퍼 안착핀(158)을 이용하여 웨이퍼 스테이지(156)에서 약 9mm~11mm 정도(A)로 이격시킨 후 플라즈마 애싱공정을 진행하기 때문에 포토레지스트를 제거하는 플라즈마(90)가 웨이퍼(80)의 상면과 사이드면 및 웨이퍼(80)의 백면에까지도 바로 진입하게 되어 웨이

퍼(80)의 상면과 사이드면 및 백면에 위치한 제반 포토레지스트는 별도의 시간지연없이 모두 제거되어진다.

<35> 이에, 이상과 같은 제반 포토레지스트의 제거로 종래와 같이 별도의 핀업에싱공정으로 인한 장시간 소요 및 웨이퍼(80)의 사이드면과 백면의 잔존 포토레지스트로 인해 후속공정에서 발생하는 디펙트 문제 등을 완전히 해결하게 된다.

<36> 또한, 이상과 같은 본 발명에 따른 포토레지스트 제거방법에 의하면, 웨이퍼(80)가 웨이퍼 스테이지(156)에서 약 9mm~11mm 정도(A)로 이격된 상태에서 플라즈마 애싱이 진행되기 때문에 웨이퍼(80)와 플라즈마 소스(90)와의 간격이 다소간 줄어들어 웨이퍼(80)상의 포토레지스트에 반응하는 반응가스의 양이 종래에 비해 많아지게 되며, 이러한 반응가스의 증가로 인해 웨이퍼상의 애싱율은 종래에 비해 증가되어진다.

【발명의 효과】

<37> 이상에서 설명한 바와 같이, 본 발명에 따른 애싱방법에 의하면 웨이퍼의 상면과 사이드면 및 백면의 애싱을 별도로 수행하지 않고, 웨이퍼가 웨이퍼 스테이지에 로딩된 후 약 210℃~230℃ 정도의 일정온도에 도달하면, 이 웨이퍼를 웨이퍼 안착핀을 이용하여 웨이퍼 스테이지에서 약 9mm~11mm 정도로 이격시킨 후 플라즈마 애싱공정을 진행하기 때문에 포토레지스트를 제거하는 플라즈마가 웨이퍼의 상면과 사이드면 뿐만 아니라 웨이퍼의 백면에까지도 바로 진입하게 되고, 웨이퍼의 상면과 사이드면 및 백면에 위치한 제반 포토레지스트는 별도의 시간지연없이 모두 제거되어진다.

<38> 또한, 이상과 같은 본 발명에 따른 포토레지스트 제거방법에 의하면, 웨이퍼가 웨이퍼 스테이지에서 약 9mm~11mm 정도로 이격된 상태에서 플라즈마 애싱이 진행되기 때

문에 웨이퍼와 플라즈마 소스와의 간격이 다소간 줄어들어 웨이퍼상의 포토레지스트에 반응하는 반응가스의 양이 종래에 비해 많아지게 되며, 이러한 반응가스의 증가로 인해 웨이퍼상의 애싱율은 종래에 비해 증가되어진다.

【특허청구범위】**【청구항 1】**

웨이퍼 안착핀을 프로세스 챔버의 내부에 마련된 웨이퍼 스테이지에서 상측으로 소정거리 상승시켜 웨이퍼를 로딩받는 웨이퍼 로딩단계와;

상기 웨이퍼 안착핀을 하강시켜 상기 웨이퍼를 상기 웨이퍼 스테이지에 안착시키며 상기 프로세스 챔버의 내부를 소정 진공상태로 변경하는 진공배기단계와;

상기 웨이퍼 스테이지에 내설된 히터를 구동하여 상기 웨이퍼 스테이지에 안착된 상기 웨이퍼를 애싱에 적합한 온도인 $210^{\circ}\text{C} \sim 230^{\circ}\text{C}$ 정도로 히팅시키는 웨이퍼 히팅단계와;

히팅된 상기 웨이퍼를 상기 웨이퍼 안착핀을 이용하여 상기 웨이퍼 스테이지의 상면에서 상승시켜 소정거리로 이격시키는 웨이퍼 상승단계 및;

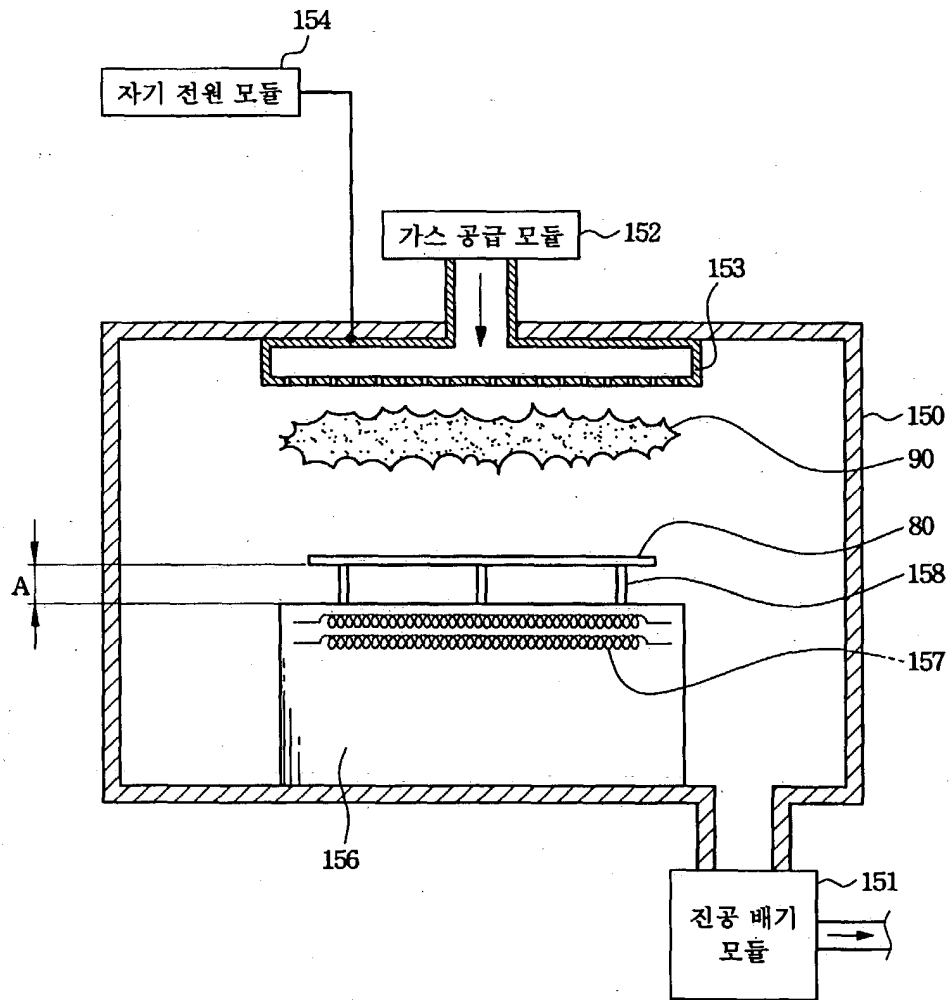
상기 프로세스 챔버의 내부로 소정 애싱가스와 소정 자기전원을 한꺼번에 공급하여 상기 애싱가스를 플라즈마 상태로 변환하므로 상기 웨이퍼의 상면과 사이드면 및 백면을 모두 애싱하는 웨이퍼 애싱단계를 포함하는 것을 특징으로 하는 포토레지스트 제거방법.

【청구항 2】

제 1항에 있어서, 상기 웨이퍼 상승단계에서의 상기 웨이퍼가 상기 웨이퍼 스테이지의 상면에서 상승되는 소정거리는 $9\text{mm} \sim 11\text{mm}$ 인 것을 특징으로 하는 포토레지스트 제거방법.

【도면】

【도 1】



【도 2】

